

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Hiroaki MOCHIZUKI

Application No.: 10/765,056

Filed: January 28, 2004

Docket No.: 118328

For: ELECTRO-OPTICAL DEVICE AND ELECTRONIC APPARATUS

CLAIM FOR PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

The benefit of the filing dates of the following prior foreign applications filed in the following foreign country(ies) is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 2003-030999, filed February 7, 2003; and

Japanese Patent Application No. 2004-009170, filed January 16, 2004.

In support of this claim, certified copies of said original foreign applications:

☒ are filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of these documents.

Respectfully submitted,

James A. Oliff
Registration No. 27,075

Eric D. Morehouse
Registration No. 38,565

JAO:EDM/gam

Date: February 18, 2004

OLIFF & BERRIDGE, PLC
P.O. Box 19928
Alexandria, Virginia 22320
Telephone: (703) 836-6400

<p>DEPOSIT ACCOUNT USE AUTHORIZATION Please grant any extension necessary for entry; Charge any fee due to our Deposit Account No. 15-0461</p>

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 2 月 7 日
Date of Application:

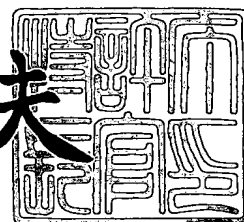
出 願 番 号 特 願 2 0 0 3 - 0 3 0 9 9 9
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 3 0 9 9 9]

出 願 人 セイコーエプソン株式会社
Applicant(s):

2 0 0 3 年 1 1 月 2 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 9 6 8 0 9

【書類名】 特許願

【整理番号】 J0096755

【提出日】 平成15年 2月 7日

【あて先】 特許庁長官殿

【国際特許分類】 G09F 9/30 308

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 望月 宏明

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅誉

【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

【識別番号】 100107076

【弁理士】

【氏名又は名称】 藤網 英吉

【選任した代理人】

【識別番号】 100107261

【弁理士】

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電気光学装置及び電子機器

【特許請求の範囲】

【請求項 1】 基板上に、

一定の方向に延びるデータ線及び該データ線に交差する方向に延びる走査線と

、
前記走査線により走査信号が供給される第 1 のスイッチング素子と、

前記データ線により前記第 1 のスイッチング素子を介して画像信号が供給される画素電極とを備えてなり、

前記基板は、前記画素電極及び前記第 1 のスイッチング素子の形成領域として規定される画像表示領域と、該画像表示領域の周囲を規定する周辺領域とを有し

、
前記周辺領域には、前記データ線に対する前記画像信号の供給の有無及び前記走査線に対する前記走査信号の供給の有無の少なくとも一方を決定するための第 2 のスイッチング素子と、

該第 2 のスイッチング素子と層間絶縁膜を介して形成された遮光膜とを備えてなり、

前記遮光膜は、平面視して、前記第 2 のスイッチング素子の少なくとも一部と重なり合っていることを特徴とする電気光学装置。

【請求項 2】 前記第 2 のスイッチング素子は、半導体層、絶縁膜及び電極膜の積層構造を有しており、

前記遮光膜は、平面視して、前記電極膜の少なくとも一部と重なり合っていることを特徴とする請求項 1 に記載の電気光学装置。

【請求項 3】 前記半導体層は、チャネル領域及びこれを挟持するように位置するソース領域及びドレイン領域を有し、

前記電極膜は、前記チャネル領域に対応する部分に形成されており、

前記遮光膜は、前記ソース領域及び前記ドレイン領域に対応する部分には形成されており前記チャネル領域に対応する部分には形成されていないことを特徴とする請求項 2 に記載の電気光学装置。

【請求項 4】 前記遮光膜及び前記電極膜を平面視した形状は長方形状を含み、

前記遮光膜は、平面視して前記長方形状における長辺の部分において前記電極膜と重なり合っていることを特徴とする請求項 2 又は 3 に記載の電気光学装置。

【請求項 5】 前記第 2 のスイッチング素子は、当該電気光学装置の製造段階において、前記第 1 のスイッチング素子と同一の機会に形成されることを特徴とする請求項 1 乃至 4 のいずれか一項に記載の電気光学装置。

【請求項 6】 前記遮光膜は、前記第 1 のスイッチング素子の少なくとも一部と重なり合っていることを特徴とする請求項 1 乃至 5 のいずれか一項に記載の電気光学装置。

【請求項 7】 前記遮光膜は、遮光性材料からなることを特徴とする請求項 1 乃至 6 のいずれか一項に記載の電気光学装置。

【請求項 8】 前記画像表示領域上に、前記データ線及び前記走査線の形成領域に対応するように形成された画素見切り遮光膜を更に備えてなり、

前記遮光膜は、当該電気光学装置の製造段階において、前記画素見切り遮光膜と同一の機会に形成されることを特徴とする請求項 1 乃至 7 のいずれか一項に記載の電気光学装置。

【請求項 9】 前記遮光膜及び前記第 2 のスイッチング素子間の距離は、3000 [nm] 以下であることを特徴とする請求項 1 乃至 8 のいずれか一項に記載の電気光学装置。

【請求項 10】 請求項 1 乃至 9 のいずれか一項に記載の電気光学装置を具備してなることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えばアクティブマトリクス駆動の液晶装置、電子ペーパーなどの電気泳動装置、EL (Electro-Luminescence) 表示装置等の電気光学装置の技術分野に属する。また、本発明は、このような電気光学装置を具備してなる電子機器の技術分野にも属する。

【0002】

【背景技術】

従来、例えば基板上に、マトリクス状に配列された画素電極及び該電極の各々に接続された薄膜トランジスタ（Thin Film Transistor；以下適宜、「TFT」という。）、該TFTの各々に接続され、行及び列方向それぞれに平行に設けられたデータ線及び走査線を備えることで、いわゆるアクティブマトリクス駆動が可能な、液晶表示装置等の電気光学装置が知られている。

【0003】

このような電気光学装置では、上記の構成に加え、前記基板上に、データ線に好適に画像信号を供給するための、プリチャージ回路、サンプリング回路、データ線駆動回路等の各種回路、或いは走査線に好適に走査信号を供給するための走査線駆動回路等の各種回路が設けられることがある。これら各種回路は、通常、前記の画素電極・TFTがマトリクス状に形成されることで規定される画像表示領域の周囲に形成される。また、これら各種回路は、それぞれ、必要に応じてスイッチング素子等の回路素子や配線等を備えている。このように、周辺領域上に形成された各種回路により、データ線、或いは走査線が好適に駆動されることによって、前記のアクティブマトリクス駆動が可能になる。

【0004】

ところで、このような各種回路を構成する前記のスイッチング素子については、次のような問題点があった。すなわち、前記の液晶表示装置においては、前記各種要素に加えて、前記基板に対向配置される対向基板、これら基板及び対向基板間に配置される液晶層等が更に備えられるとともに、該液晶表示装置に対しては、比較的強力な光源から光が投射されることになる。ここで仮に、この投射光が対向基板から射する場合を考えると、その光は、液晶層及び基板を透過して出射し、最終的にスクリーン上に投影等されることで画像を構成することになる。しかしながら、實際上、液晶表示装置内における光の進行方向は常に一定とは限らない。例えば、液晶表示装置をいったん出射した光が、当該液晶表示装置を収納する実装ケース内の各種の要素で反射することで、当該液晶表示装置にいわば戻ってくる可能性がある。また、カラー表示可能な投射型表示装置においては、

例えば赤緑青に対応した三つの液晶表示装置がプリズムを挟んで対向配置される構成例が知られているが、このような構成例では、当該プリズムを挟み対面し合う二つの液晶表示装置が存在し得る。この場合には、一方の液晶表示装置を出射した光は、本来投射光が入射すべき方向とは反対側から、より直接的に他方の液晶表示装置に入射してくることになる。

【0005】

そして、このような、いわゆる「戻り光」が存在すると、前記のスイッチング素子に該戻り光が入射することによって、その動作を乱すおそれがあるのである。即ち、該スイッチング素子が半導体層を備えたTFTである場合には、該半導体層、とりわけチャネル領域に前記戻り光が入射することによって、該半導体層が励起されて光リーク電流が発生し、これがチャネル領域における導通・非導通の正確な制御を乱すおそれがあるのである。

【0006】

そこで、このような問題点に対処するため、従来、例えば特許文献1のような技術が開示されている。この特許文献1における電気光学装置では、前記のスイッチング素子の下側に遮光膜を備える。この遮光膜によれば、前記したような戻り光が、投射光の入射方向とは反対側から入射したとしても、スイッチング素子に至る前に、その進行を遮ることができる。

【0007】

【特許文献1】

特開平11-194360号公報

【0008】

【発明が解決しようとする課題】

しかしながら、上述の電気光学装置においては、次のような問題点がある。すなわち、前記のように基板上のスイッチング素子の下に遮光膜を形成する構成では、該遮光膜、その上の層間絶縁膜、更にその上のスイッチング素子たるTFTの半導体層、ゲート絶縁膜及びゲート電極膜という積層構造がとられることになるが、この場合、ゲート電極膜と遮光膜との配置関係により、前記層間絶縁膜、更には前記半導体層にクラックを生じさせる可能性があったのである。このよう

な現象が発生すると、スイッチング素子を破壊してしまうおそれがある。ちなみに、前記クラックは、ゲート電極膜と遮光膜との縁が、平面視して相互に重ならないように形成されている場合に発生し、とりわけ両者の縁が同一直線上に載るような場合には最も発生しやすい。

【0009】

本発明は、上記問題点に鑑みてなされたものであり、スイッチング素子及び遮光膜間における層間絶縁膜等にクラックを生じさせないことにより、当該スイッチング素子の破壊を未然に防止し、もって正確に動作し得る電気光学装置を提供することを課題とする。また、本発明は、そのような電気光学装置を具備してなる電子機器を提供することをも課題とする。

【0010】

【課題を解決するための手段】

本発明の電気光学装置は、上記課題を解決するため、基板上に、一定の方向に延びるデータ線及び該データ線に交差する方向に延びる走査線と、前記走査線により走査信号が供給される第1のスイッチング素子と、前記データ線により前記第1のスイッチング素子を介して画像信号が供給される画素電極とを備えてなり、前記基板は、前記画素電極及び前記スイッチング素子の形成領域として規定される画像表示領域と、該画像表示領域の周囲を規定する周辺領域とを有し、前記周辺領域には、前記データ線に対する前記画像信号の供給の有無及び前記走査線に対する前記走査信号の供給の有無の少なくとも一方を決定するための第2のスイッチング素子と、該第2のスイッチング素子と層間絶縁膜を介して形成された遮光膜とを備えてなり、前記遮光膜は、平面視して、前記第2のスイッチング素子の少なくとも一部と重なり合っている。

【0011】

本発明の電気光学装置によれば、スイッチング素子の一例たる薄膜トランジスタに対し走査線を通じて走査信号が供給されることで、そのON・OFFが制御される。他方、画素電極に対しては、データ線を通じて画像信号が供給されることで、前記薄膜トランジスタのON・OFFに応じて、画素電極に当該画像信号の印加・非印加が行われる。これにより、本発明に係る電気光学装置は、いわゆ

るアクティブマトリクス駆動が可能とされている。また、本発明の電気光学装置では、基板が画像表示領域及び周辺領域に区分けされており、このうち周辺領域には、データ線に対する画像信号の供給の有無、或いは走査線に対する走査信号の供給の有無の少なくとも一方を決定するための第2のスイッチング素子が形成されている。ここで第2のスイッチング素子としては、前記第1のスイッチング素子と同様、典型的には薄膜トランジスタが該当する。

【0012】

そして、本発明では特に、前記の周辺領域には、前記第2のスイッチング素子と層間絶縁膜を介して遮光膜が形成されており、該遮光膜は、平面視して第2のスイッチング素子の少なくとも一部と重なり合っている。これにより、例えば、遮光膜と、第2のスイッチング素子の一例たる薄膜トランジスタを構成するゲート電極膜とが、その少なくとも一部分において、相互に重なり合っていることから、両者間で応力の作用が極端に集中するような部分は存在しないことになる。したがって、これら第2のスイッチング素子及び遮光膜間に位置する層間絶縁膜にクラックが発生することを未然に防止することができ、したがってまた、スイッチング素子を破壊するようなこともない。

【0013】

なお、本発明に係る第2のスイッチング素子は、具体的には例えば、データ線と画像信号線との間に置かれるサンプリング回路に含まれ、データ線駆動回路から発せられる制御信号によってそのON・OFFが行われる薄膜トランジスタ等が該当し得る。

【0014】

本発明の電気光学装置の一態様では、前記第2のスイッチング素子は、半導体層、絶縁膜及び電極膜の積層構造を有しており、前記遮光膜は、平面視して、前記電極膜の少なくとも一部と重なり合っている。

【0015】

この態様によれば、前述した作用効果は、第2のスイッチング素子の一部たる電極膜と遮光膜との間に存在する層間絶縁膜等に関して享受することができる。この場合特に、これら電極膜及び遮光膜間には、半導体層が存在することから、

当該半導体層についてもクラックを生じさせないことができる。したがって、本態様によれば、第2のスイッチング素子の破壊をより確実に防止することができる。また、本態様のような積層構造を有している場合において、前記クラックを生じさせる最大の原因は、電極膜及び遮光膜に起因する応力と考えられることからしても、該電極膜と該遮光膜とを、その少なくとも一部分において重なり合わせることは、前記クラックの発生をより効果的に防止することができる。

【0016】

この態様では、前記半導体層は、チャネル領域及びこれを挟持するように位置するソース領域及びドレイン領域を有し、前記電極膜は、前記チャネル領域に対応する部分に形成されており、前記遮光膜は、前記ソース領域及び前記ドレイン領域に対応する部分には形成されており前記チャネル領域に対応する部分には形成されていないようにしてもよい。

【0017】

このような構成によれば、半導体層は、例えば一定の方向に沿って、ソース領域、チャネル領域及びドレイン領域を有する。そして、このうちチャネル領域に対応する部分には電極膜が形成されており、遮光膜は、当該部分には形成されていない。また、該遮光膜は、ソース領域及びドレイン領域に対応する部分には形成されている。すなわち、該遮光膜は、チャネル領域に対応する部分を挟んで、ソース領域に対応する部分に形成された遮光膜と、ドレイン領域に対応する部分に形成された遮光膜と有し、これらが相互に分断されて形をとっていることになる。これによれば、ソース領域及びドレイン領域のいずれか一方に通電する場合、遮光膜が、他方に影響を及ぼす際の媒介役を果たすという事態を発生させない。つまり、この態様によれば、ソース及びドレイン間で、いわゆる寄生容量を生じさせることがないのである。

【0018】

そして、本態様においても、遮光膜が、電極膜の少なくとも一部と重なり合っていることに変わりはないから、前述した作用効果を併せて享受できることに変わりはない。

【0019】

本発明の電気光学装置の他の態様では、前記遮光膜及び前記電極膜を平面視した形状は長方形状を含み、前記遮光膜は、平面視して前記長方形状における長辺の部分において前記電極膜と重なり合っている。

【0020】

この態様によれば、遮光膜及び電極膜が、それぞれの長辺の部分において相互に重なり合っていることから、両膜は、比較的長い距離にわたって重なりあっているといえることができる。そして、この重なり合っている部分においては、前述のように応力の作用が極端には集中しない。したがって、遮光膜及び電極膜間に存在する層間絶縁膜等にクラックの生じることを、より広範な部分にわたって防止することができる。

【0021】

なお、本態様にいう「長方形状を含」むとは、遮光膜及び電極膜の平面形状が完全に長方形である場合だけを意味しない。

【0022】

本発明の電気光学装置の他の態様では、前記第2のスイッチング素子は、当該電気光学装置の製造段階において、前記第1のスイッチング素子と同一の機会に形成される。

【0023】

この態様によれば、第1及び第2のスイッチング素子が、同一の機会に形成されることから、製造工程の簡略化、或いは製造コストの低廉化等を達成することができる。

【0024】

なお、「同一の機会に形成」とは、例えば、第1及び第2のスイッチング素子のいずれもが薄膜トランジスタであって、半導体層、ゲート絶縁膜及びゲート電極膜等からなる積層構造を有する場合においては、これら各要素の前駆膜形成及びこれに対するパターンニング処理を同時に実施することを意味する。例えば、第1のスイッチング素子のゲート電極膜を形成する際には、第2のスイッチング素子のゲート電極膜も同時に形成される（即ち、共通の前駆膜形成及びこれに対するパターンニング処理が実施される）等ということになる。

【0025】

本発明の電気光学装置の他の態様では、前記遮光膜は、前記第1のスイッチング素子の少なくとも一部と重なり合っている。

【0026】

この態様によれば、第1のスイッチング素子についても、前記の第2のスイッチング素子に関するのと同様な作用効果を享受することができる。すなわち、遮光膜が、第1のスイッチング素子の少なくとも一部と重なり合っていることにより、第1のスイッチング素子及び遮光膜間に存在する層間絶縁膜等におけるクラックの発生を防止することができる。

【0027】

本発明の電気光学装置の他の態様では、前記遮光膜は、遮光性材料からなる。

【0028】

この態様によれば、遮光膜は、例えば、光反射率が比較的大きいAl（アルミニウム）等を含むほか、Ti（チタン）、Cr（クロム）、W（タングステン）、Ta（タンタル）、Mo（モリブデン）等の高融点金属のうちの少なくとも一つを含む、金属単体、合金、金属シリサイド、ポリシリサイド、これらを積層したもの等の遮光性材料からなる。したがって、第2のスイッチング素子、或いは第1のスイッチング素子に対する遮光性をよりよく享受可能であり、これらの動作をより正確に期待することができる。

【0029】

また特に、遮光膜が、上記の各種材料のうち、タングステンシリサイド等成膜した際にその内部に比較的大きな応力が作用する材料からなる場合においては、前記クラックの発生する可能性はより高まるといえる。しかるに、本発明においては、上述のように遮光膜及び第2のスイッチング素子間の層間絶縁膜等にクラックを発生させる危険性は著しく低下していることから、該遮光膜に、前記のような材料を用いることにつき特別な制約が課されるわけではない。ちなみに、前記のような材料は一般に優れた遮光性を有することから、遮光膜の遮光性能を大きく増進させることも可能である。

【0030】

本発明の電気光学装置の他の態様では、前記画像表示領域上に、前記データ線及び前記走査線の形成領域に対応するように形成された画素見切り遮光膜を更に備えてなり、前記遮光膜は、当該電気光学装置の製造段階において、前記画素見切り遮光膜と同一の機会に形成される。

【0031】

この態様によれば、画像表示領域に形成される画素見切り遮光膜と、本発明に係る遮光膜とが同一の機会に形成される。したがって、製造工程の簡略化や製造コストの低廉化等を図ることができる。なお、「同一の機会」の意義は、既に述べたところと同様である。

【0032】

本発明の電気光学装置の他の態様では、前記遮光膜及び前記第2のスイッチング素子間の距離は、3000〔nm〕以下である。

【0033】

この態様によれば、遮光膜及び第2のスイッチング素子間の距離、すなわちこれらの間に配置される層間絶縁膜、或いは第2のスイッチング素子を構成する半導体層、ゲート絶縁膜の「厚さ」が、3000〔nm〕以下と比較的薄いことから、前記のようなクラックはより生じやすい状況にある。しかるに、本発明においては、既に述べたように、遮光膜及び第2のスイッチング素子は、その少なくとも一部において相互に重なり合うように形成されていることから、前記の「厚さ」が比較的小さいとしても、やはり前記層間絶縁膜等にクラックを生じさせるおそれは小さい。逆にいうと、本態様によれば、遮光膜及び第2のスイッチング素子間の距離を小さくして当該電気光学装置の小型化等を達成しつつも、前記層間絶縁膜等にクラックを生じさせないことができることから、本発明にかかる前記の作用効果を、より効果的に享受し得るということが言える。

【0034】

本発明の電子機器は、上記課題を解決するために、上述した本発明の電気光学装置（但し、その各種態様を含む。）を具備してなる。

【0035】

本発明の電子機器によれば、上述した本発明の電気光学装置を具備してなるか

ら、周辺領域上の第2のスイッチング素子がクラックによって破損するなどということがなく、該第2のスイッチング素子の正確な動作、ひいては装置全体について正確な動作を期しえる、プロジェクタ、液晶テレビ、携帯電話、電子手帳、ワードプロセッサ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、ワークステーション、テレビ電話、POS端末、タッチパネルなどの各種電子機器を実現できる。

【0036】

本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされる。

【0037】

【発明の実施の形態】

〔電気光学装置の全体構成〕

まず、本発明の実施形態における電気光学装置の全体構成について、図1及び図2を参照しながら説明する。なお、図1は、TFTアレイ基板をその上に形成された各構成要素とともに対向基板20の側からみた平面図であり、図2は図1のH-H'断面図である。

【0038】

図1及び図2において、本実施形態に係る電気光学装置では、アクティブマトリクス基板であるTFTアレイ基板10と対向基板20とが対向配置されている。TFTアレイ基板10と対向基板20との間には、液晶層50が封入されており、TFTアレイ基板10と対向基板20とは、前記の画素電極9a及びTFT30等の形成領域として規定される画像表示領域10aの周囲に位置するシール領域に設けられたシール材52により相互に接着されている。

【0039】

シール材52は、両基板を貼り合わせるため、例えば紫外線硬化樹脂、熱硬化樹脂等からなり、紫外線、加熱等により硬化させられたものである。また、このシール材52中には、本実施形態における電気光学装置を、液晶装置がプロジェクタ用途のように小型で拡大表示を行う液晶装置に適用するのであれば、両基板間の距離（基板間ギャップ）を所定値とするためのガラスファイバ、あるいはガ

ラスビーズ等のギャップ材（スペーサ）が散布されている。あるいは、当該電気光学装置を液晶ディスプレイや液晶テレビのように大型で等倍表示を行う液晶装置に適用するのであれば、このようなギャップ材は、液晶層 50 中に含まれてよい。

【0040】

シール材 52 が配置されたシール領域 52 の内側に並行して、画像表示領域 10a の額縁領域を規定する遮光性の額縁遮光膜 53 が、対向基板 20 側に設けられている。但し、このような額縁遮光膜 53 の一部又は全部は、TFT アレイ基板 10 側に内蔵遮光膜として設けられてもよい。なお、本実施形態においては、前記の画像表示領域 10a の周辺を規定する周辺領域が存在する。言い換えれば、本実施形態においては特に、TFT アレイ基板 10 の中心から見て、この額縁遮光膜 53 より以遠が周辺領域として規定されている。

【0041】

周辺領域のうち、シール材 52 が配置されたシール領域 52 の外側に位置する領域には、データ線駆動回路 101 及び外部回路接続端子 102 が TFT アレイ基板 10 の一辺に沿って設けられている。また、走査線駆動回路 104 は、この一辺に隣接する 2 辺に沿い、且つ、前記額縁遮光膜 53 に覆われるようにして設けられている。更に、このように画像表示領域 10a の両側に設けられた二つの走査線駆動回路 104 間をつなぐため、TFT アレイ基板 10 の残る一辺に沿い、且つ、前記額縁遮光膜 53 に覆われるようにして複数の配線 105 が設けられている。

【0042】

また、対向基板 20 の 4 つのコーナー部には、両基板間の上下導通端子として機能する上下導通材 106 が配置されている。他方、TFT アレイ基板 10 にはこれらのコーナーに対向する領域において上下導通端子が設けられている。これらにより、TFT アレイ基板 10 と対向基板 20 との間で電氣的な導通をとることができる。

【0043】

図 2 において、TFT アレイ基板 10 上には、画素スイッチング用の TFT や

走査線、データ線等の配線が形成された後の画素電極 9 a 上に、配向膜が形成されている。他方、対向基板 20 上には、対向電極 21 のほか、最上層部分に配向膜が形成されている。また、液晶層 50 は、例えば一種又は数種類のネマティック液晶を混合した液晶からなり、これら一対の配向膜間で、所定の配向状態をとる。

【0044】

なお、TFTアレイ基板 10 上には、これらのデータ線駆動回路 101、走査線駆動回路 104 等に加えて、複数のデータ線 6 a に画像信号を所定のタイミングで印加するサンプリング回路（後述参照）、複数のデータ線 6 a に所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該電気光学装置の品質、欠陥等を検査するための検査回路等を形成してもよい。

【0045】

また、対向基板 20 の投射光が入射する側及び TFTアレイ基板 10 の出射光が出射する側には、それぞれ、例えば TN（Twisted Nematic）モード、VA（Vertically Aligned）モード、PDLC（Polymer Dispersed Liquid Crystal）モード等の動作モードや、ノーマリーホワイトモード・ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板等が所定の方向で配置される。

【0046】

〔画素部の構成〕

次に、本発明の実施形態における電気光学装置の画素部における構成について、図3から図5を参照して説明する。ここに図3は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。また図4は、データ線、走査線、画素電極等が形成された TFTアレイ基板の相隣接する複数の画素群の平面図であり、図5は図4の A-A' 断面図である。なお、図5においては、各層・各部材を図面上で認識可能な程度の大きさとするため、該各層・各部材ごとに縮尺を異ならしめてある。

【0047】

図3において、本実施形態における電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素には、それぞれ、画素電極9aと当該画素電極9aをスイッチング制御するためのTFT30とが形成されており、画像信号が供給されるデータ線6aが当該TFT30のソースに電氣的に接続されている。データ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないが、本実施形態では特に、画像信号S1、S2、…、Snは、N個の平行な画像信号にシリアルーパラレル展開され、N本の画像信号線115から相隣接するN本のデータ線6a同士に対して、グループ毎に供給可能に構成されている。

【0048】

画像表示領域外である周辺領域には、データ線6aの一端（図3中で下端）が、サンプリング回路301を構成するスイッチング用回路素子200に接続されている。このスイッチング用回路素子としては、nチャネル型、pチャネル型、或いはCMOS型等のTFT等をあてることができる（以下、図3に示す該スイッチング用回路素子200を「TFT200」と呼称する。）。この場合、このTFT200のドレインには、引き出し配線206を介して前記データ線6aの図3中下端が接続され、該TFT200のソースには、引き出し配線116を介して画像信号線115が接続されるとともに、該TFT200のゲートには、データ線駆動回路101に接続されたサンプリング回路駆動信号線114が接続されている。そして、画像信号線115上の画像信号S1、S2、…、Snは、データ線駆動回路101からサンプリング回路駆動信号線114を通じてサンプリング信号が供給されるのに応じ、サンプリング回路301によりサンプリングされて、各データ線6aに供給されるように構成されている。

【0049】

このようにデータ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次に供給してもかまわないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしてもよい。本実施形態では、図3に示すように、6本のデータ線6aを一組として、これに対して一時に画像信号が供給されるようになっている。

【0050】

また、TFT30のゲートに走査線3aが電氣的に接続されており、所定のタイミングで、走査線3aにパルスの走査信号G1、G2、…、Gmを、この順に線順次で印加するように構成されている。画素電極9aは、TFT30のドレインに電氣的に接続されており、スイッチング素子であるTFT30を一定期間だけそのスイッチを閉じることにより、データ線6aから供給される画像信号S1、S2、…、Snを所定のタイミングで書き込む。

【0051】

画素電極9aを介して電気光学物質の一例としての液晶に書き込まれた所定レベルの画像信号S1、S2、…、Snは、対向基板に形成された対向電極との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能とする。ノーマリーホワイトモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が減少し、ノーマリーブラックモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が増加され、全体として電気光学装置からは画像信号に応じたコントラストをもつ光が出射する。

【0052】

ここで保持された画像信号がリークするのを防ぐために、画素電極9aと対向電極との間に形成される液晶容量と並列に蓄積容量70を付加する。この蓄積容量70は、走査線3aに並んで設けられ、固定電位側容量電極を含むとともに定電位に固定された容量線300を含んでいる。

【0053】

以下では、上記データ線6a、走査線3a、TFT30等による、上述のような回路動作が実現される電気光学装置の、実際の構成について、図4及び図5を参照して説明する。

【0054】

まず、本実施形態に係る電気光学装置は、図4のA-A'線断面図たる図5に示すように、透明なTFTアレイ基板10と、これに対向配置される透明な対向基板20とを備えている。TFTアレイ基板10は、例えば、石英基板、ガラス

基板、シリコン基板からなり、対向基板 20 は、例えばガラス基板や石英基板からなる。

【0055】

TFT アレイ基板 10 には、図 5 に示すように、画素電極 9a が設けられており、その上側には、ラビング処理等の所定の配向処理が施された配向膜 16 が設けられている。このうち画素電極 9a は、例えば ITO (Indium Tin Oxide) 膜等の透明導電性膜からなる。他方、対向基板 20 には、その全面に渡って対向電極 21 が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜 22 が設けられている。このうち対向電極 21 は、上述の画素電極 9a と同様に、例えば ITO 膜等の透明導電性膜からなり、前記の配向膜 16 及び 22 は、例えば、ポリイミド膜等の透明な有機膜からなる。このように対向配置された TFT アレイ基板 10 及び対向基板 20 間には、前述のシール材（図 1 及び図 2 参照）により囲まれた空間に液晶等の電気光学物質が封入され、液晶層 50 が形成される。液晶層 50 は、画素電極 9a からの電界が印加されていない状態で配向膜 16 及び 22 により所定の配向状態をとる。液晶層 50 は、例えば一種又は数種類のネマティック液晶を混合した電気光学物質からなる。シール材は、TFT 基板 10 及び対向基板 20 をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのガラスファイバー或いはガラスビーズ等のスペーサが混入されている。

【0056】

一方、図 4 において、前記画素電極 9a は、TFT アレイ基板 10 上に、マトリクス状に複数設けられており（点線部 9a' により輪郭が示されている）、画素電極 9a の縦横の境界に各々沿ってデータ線 6a 及び走査線 3a が設けられている。データ線 6a は、例えばアルミニウム膜等の金属膜あるいは合金膜からなり、走査線 3a は、例えば導電性のポリシリコン膜等からなる。また、走査線 3a は、半導体層 1a のうち図中右上がりの斜線領域で示したチャネル領域 1a' に対向するように配置されており、該走査線 3a はゲート電極として機能する。すなわち、走査線 3a とデータ線 6a との交差する箇所にはそれぞれ、チャネル

領域 1 a' に走査線 3 a の本線部がゲート電極として対向配置された画素スイッチング用の TFT 30 が設けられている。

【0057】

TFT 30 は、図 5 に示すように、LDD (Lightly Doped Drain) 構造を有しており、その構成要素としては、上述したようにゲート電極として機能する走査線 3 a、例えばポリシリコン膜からなり走査線 3 a からの電界によりチャンネルが形成される半導体層 1 a のチャンネル領域 1 a'、走査線 3 a と半導体層 1 a とを絶縁するゲート絶縁膜を含む絶縁膜 2、半導体層 1 a における低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c 並びに高濃度ソース領域 1 d 及び高濃度ドレイン領域 1 e を備えている。

【0058】

なお、TFT 30 は、好ましくは図 5 に示したように LDD 構造をもつが、低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c に不純物の打ち込みを行わないオフセット構造をもってよいし、走査線 3 a の一部からなるゲート電極をマスクとして高濃度で不純物を打ち込み、自己整合的に高濃度ソース領域及び高濃度ドレイン領域を形成するセルフアライン型の TFT であってもよい。また、本実施形態では、画素スイッチング用 TFT 30 のゲート電極を、高濃度ソース領域 1 d 及び高濃度ドレイン領域 1 e 間に 1 個のみ配置したシングルゲート構造としたが、これらの間に 2 個以上のゲート電極を配置してもよい。このようにデュアルゲート、あるいはトリプルゲート以上で TFT を構成すれば、チャンネルとソース及びドレイン領域との接合部のリーク電流を防止でき、オフ時の電流を低減することができる。さらに、TFT 30 を構成する半導体層 1 a は非単結晶層でも単結晶層でも構わない。単結晶層の形成には、貼り合わせ法等の公知の方法を用いることができる。半導体層 1 a を単結晶層とすることで、特に周辺回路の高性能化を図ることができる。

【0059】

一方、図 5 においては、蓄積容量 70 が、TFT 30 の高濃度ドレイン領域 1 e 及び画素電極 9 a に接続された画素電位側容量電極としての中継層 71 と、固定電位側容量電極としての容量線 300 の一部とが、誘電体膜 75 を介して対向

配置されることにより形成されている。この蓄積容量 70 によれば、画素電極 9 a における電位保持特性を顕著に高めることが可能となる。

【0060】

中継層 71 は、例えば導電性のポリシリコン膜からなり画素電位側容量電極として機能する。ただし、中継層 71 は、後に述べる容量線 300 と同様に、金属又は合金を含む単一層膜又は多層膜から構成してもよい。中継層 71 は、画素電位側容量電極としての機能のほか、コンタクトホール 83 及び 85 を介して、画素電極 9 a と TFT 30 の高濃度ドレイン領域 1 e とを中継接続する機能をもつ。

【0061】

容量線 300 は、例えば金属又は合金を含む導電膜からなり固定電位側容量電極として機能する。この容量線 300 は、平面的に見ると、図 4 に示すように、走査線 3 a の形成領域に重ねて形成されている。より具体的には容量線 300 は、走査線 3 a に沿って延びる本線部と、図中、データ線 6 a と交差する各個所からデータ線 6 a に沿って上方に夫々突出した突出部と、コンタクトホール 85 に対応する個所が僅かに括れた括れ部とを備えている。このうち突出部は、走査線 3 a 上の領域及びデータ線 6 a 下の領域を利用して、蓄積容量 70 の形成領域の増大に貢献する。また、容量線 300 は、好ましくは、画素電極 9 a が配置された画像表示領域 10 a からその周囲に延設され、定電位源と電氣的に接続されて、固定電位とされる。このような定電位源としては、データ線駆動回路 101 に供給される正電源や負電源の定電位源でもよいし、対向基板 20 の対向電極 21 に供給される定電位でも構わない。

【0062】

誘電体膜 75 は、図 5 に示すように、例えば膜厚 5 ~ 200 [nm] 程度の比較的薄い HTO (High Temperature Oxide) 膜、LTO (Low Temperature Oxide) 膜等の酸化シリコン膜、あるいは窒化シリコン膜等から構成される。蓄積容量 70 を増大させる観点からは、膜の信頼性が十分に得られる限りにおいて、誘電体膜 75 は薄いほどよい。

【0063】

図4及び図5においては、上記のほか、TFT30の下側に、本発明にいう「画素見切り遮光膜」の一例に該当する下側遮光膜11aが設けられている。下側遮光膜11aは、格子状にパターンニングされており、これにより各画素の開口領域を規定している。なお、開口領域の規定は、図4中のデータ線6aと、これに交差するよう形成された容量線300とによっても、なされている。また、下側遮光膜11aについても、前述の容量線300の場合と同様に、その電位変動がTFT30に対して悪影響を及ぼすことを避けるために、画像表示領域からその周囲に延設して定電位源に接続するとよい。

【0064】

また、TFT30下には、下地絶縁膜12が設けられている。下地絶縁膜12は、下側遮光膜11aからTFT30を層間絶縁する機能のほか、TFTアレイ基板10の全面に形成されることにより、TFTアレイ基板10の表面研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用のTFT30の特性変化を防止する機能を有する。

【0065】

加えて、走査線3a上には、高濃度ソース領域1dへ通じるコンタクトホール81及び高濃度ドレイン領域1eへ通じるコンタクトホール83がそれぞれ開孔された第1層間絶縁膜41が形成されている。第1層間絶縁膜41上には、中継層71、及び容量線300が形成されており、これらの上には高濃度ソース領域1dへ通じるコンタクトホール81及び中継層71へ通じるコンタクトホール85がそれぞれ開孔された第2層間絶縁膜42が形成されている。加えて更に、第2層間絶縁膜42上には、データ線6aが形成されており、これらの上には中継層71へ通じるコンタクトホール85が形成された第3層間絶縁膜43が形成されている。

【0066】

なお、本実施形態では、第1層間絶縁膜41に対しては、約1000℃の焼成を行うことにより、半導体層1aや走査線3aを構成するポリシリコン膜に注入したイオンの活性化を図ってもよい。他方、第2層間絶縁膜42に対しては、このような焼成を行わないことにより、容量線300の界面付近に生じるストレス

の緩和を図るようにしてもよい。また、第3層間絶縁膜43の表面は、CMP（Chemical Mechanical Polishing）処理等により平坦化されており、その下方に存在する各種配線や素子等による段差に起因する液晶層50の配向不良を低減する。ただし、このように第3層間絶縁膜43に平坦化処理を施すのに代えて、又は加えて、TFTアレイ基板10、下地絶縁膜12、第1層間絶縁膜41及び第2層間絶縁膜42のうち少なくとも一つに溝を掘って、データ線6a等の配線やTFT30等を埋め込むことにより、平坦化処理を行ってもよい。

【0067】

〔周辺領域の構成〕

以下では、本発明の電気光学装置の周辺領域における構成について、図6を参照して説明する。ここに図6は、前述した画像表示領域の周囲を規定する周辺領域上に形成されたTFT200等の構成について図示する断面図である。

【0068】

まず、図6において、周辺領域上には、TFT200、配線206a等が形成されている。このうちTFT200は、例えば、図3に示したサンプリング回路301を構成するTFT200に該当し、配線206aは、引き出し配線206、或いは引き出し配線116に該当する。

【0069】

そして、これらTFT200及び配線206a等は、図5を参照して説明した各種要素と同一の機会に形成される。すなわち、図6におけるTFT200は、半導体層201a、ゲート絶縁膜202及びゲート電極膜203aからなり、このうち半導体層201aは、図5における半導体層1aと同一の機会に形成され、ゲート絶縁膜202は図5における絶縁膜2と同一の機会に形成され、ゲート電極膜203aは図5における走査線3aと同一の機会に形成されている。なお、図示はしないが、図6の半導体層201aにおいても、図5の半導体層1aと同様に、不純物が導入されることにより、その内部にはチャネル領域、ソース領域及びドレイン領域が形成されている。

【0070】

また、図6においては、半導体層201aと電氣的に接続される配線206a

が形成されているが、該配線 206a は図 5 におけるデータ線 6a と同一の機会に形成されている。さらに、該配線 206a と半導体層 1a とはコンタクトホール CH を介して電氣的に接続されているが、該コンタクトホール CH は、図 5 におけるコンタクトホール 81 と同一の機会に形成されている。加えていえば、図 6 における各層間絶縁膜は、図 5 におけるそれと同一の機会に形成されているの言うまでもない（両者において、同じ符号が用いられているのは、そのような趣旨である。）

このように、本実施形態においては、図 5 に示した各種要素と、図 6 に示した各種要素とは、同一の機会に形成されていることにより、一方を製造することが、同時に他方を製造することを意味し、製造工程の簡略化、或いは製造コストの低廉化等を実現することができる。

【0071】

さて、本実施形態においては特に、このような周辺領域上における構成において、TF T 200 の図 6 中下側に遮光膜 11aP が形成されている。この遮光膜 11aP は、図 5 における下側遮光膜 11a と同一の機会に形成されている。このように、本実施形態においては、TF T 200 の下側に遮光膜 11aP が形成されていることにより、該 TF T 200 には、TF T アレイ基板 10 の図中下側から入射した光が、TF T 200、とりわけその半導体層 201a に到達することを未然に防止することができる。したがって、該半導体層 201a において、光リーク電流の発生を防止することができ、もって当該 TF T 200 の正確に動作させることができる。ちなみに、前述の TF T アレイ基板 10 の図中下側から入射する光とは、いわゆる「戻り光」である。

【0072】

また、このような遮光膜 11aP によれば、前記の戻り光が画像表示領域 10a の周囲に形成された配線 206a 等で反射した光の進行を遮ることができる。この場合、仮に、当該光の進行が遮られないとすると、画像の構成に何ら寄与しない光があたかも画像表示領域 10a 外の部分を起点として出射するようなことになり、画像の周囲にはやけた像が映し出される結果となって、当該画像の見栄えを損ねることになる。しかるに、本実施形態の遮光膜 11aP によれば、前記

のように、戻り光の反射光の進行を遮ることができるから、前記のような不具合を被らなくて済む。なお、前記不具合は、前記反射が画像表示領域 10a の近傍、特に該領域 10a の縁から 400 [μm] 程度の範囲に形成された配線 206a (例えば、図 1 に示したサンプリング回路 301 を構成する配線等はそれに該当する。) 等で生じる場合、更には該配線 206a 等がアルミニウム等の比較的反射率の高い材料からなる場合に、より顕著になる。したがって、このような場合において、当該部分に対応するように遮光膜 11aP が形成されれば、前記の効果はより顕著に奏されることになる。

【0073】

以下では、この遮光膜 11aP 及び TFT 200 ないしはゲート電極膜 203a の構成及び作用効果について、図 7 及び図 8 を参照しながら、より詳しく説明する。ここに図 7 は、TFT 200 及びその下層に形成される遮光膜 11aP 等を示す平面図であり、図 8 は、図 7 の X1-X1' 断面図である。なお、図 8 は、図 6 におけるゲート電極膜 203a 及び遮光膜 11aP の図示部分のみを拡大して示す断面図にも該当する。

【0074】

まず、図 7 において、TFT 200 は、平面視して略長形状の部分を含むゲート電極膜 203a を含んでいる。他方、遮光膜 11aP も、ゲート電極膜 203a と同様に、平面視して略長形状の部分を含んでいる。また、この遮光膜 11aP は、ゲート電極膜 203a の真下にあたる部分、即ち半導体層 201a のチャネル領域に対応する部分には形成されておらず、その両隣に位置するソース領域及びドレイン領域に対応する部分にのみ形成されている。言い換えると、該遮光膜 11aP は、チャネル領域に対応する部分を境にして相互に分断された形となっている。そして、これらゲート電極膜 203a 及び遮光膜 11aP は、図 7 に示すように、前記の長形状における長辺部分において相互に重なり合っている (図 7 及び図 8 中符号 H 参照。)。ちなみに、本実施形態に係る重なり合いの程度は、図 7 に示すチャネル幅 W が 600 [μm] 程度である場合には、図 8 中符号 L で示す距離にして、例えば 0.5 [μm] 程度とするとよい。

【0075】

なお、このような遮光膜 11aP 及びゲート電極膜 203a は、既に述べたように、画像表示領域における下側遮光膜 11a 及び走査線 3a と同一の機会に形成されている。したがって、両者は、同じ材料から構成されることになる。これに関連して、本実施形態に係る遮光膜 11aP については、前記の TFT200 に対する遮光作用をより効果的に享受するため、例えばタンゲステンシリサイド等からなるものとする好ましい。

【0076】

また、遮光膜 11aP 及びゲート電極膜 203a 間の距離、すなわち下地絶縁膜 12、ゲート絶縁膜 202 及び半導体層 201a の全体の厚さ D（図 8 参照）は、当該電気光学装置の小型化をはじめとして、下地絶縁膜 12 による十分な絶縁と最適な成膜時間、TFT200 が好適に動作するための半導体層 201a 及びゲート絶縁膜 202 の厚さ、等の事情を勘案することによって、全体として約 3000 [nm] 以下、より好ましくは 2000 [nm] 以下程度とすると好ましい。

【0077】

以上のような構成となる遮光膜 11aP によれば、以下のような作用効果が得られることになる。すなわち、ゲート電極膜 203a 及び遮光膜 11aP が、図 6、或いは図 7 及び図 8 に示すように、相互に重なり合っていることから、これらの間の位置する下地絶縁膜 12、ゲート絶縁膜 202、半導体層 201a にクラックを生じさせるおそれが極めて低減されることになる。以下、このような作用効果が得られる理由について、図 9 乃至図 11 を参照しながら説明することとする。ここに図 9 及び図 10 は、それぞれ、図 7 及び図 8 に対応する比較例であり、図 11 は、図 9 及び図 10 に示すクラック Cr が発生するメカニズムを説明するための説明図である。なお、図 9 乃至図 11 に示す各種の要素には、説明の便宜上、図 7 及び図 8 と実質的に同一の機能を果たすものについては同じ符号を付することとする。

【0078】

図 9 及び図 10 において、ゲート電極膜 203a 及び遮光膜 11aP は、図 7 及び図 8 とは異なり、平面視して相互に重なっていない。のみならず、両者の縁

は、ほぼ同一直線上にのるように形成されている。このような構成の場合、ゲート電極膜 203a 及び遮光膜 11aP の縁の部分において、図に示すようなクラック C_r が形成されるおそれが大きくなるのである。これは以下の事情によると考えられる。

【0079】

まず、ゲート電極膜 203a 及び遮光膜 11aP は、典型的には、それらの前駆膜の形成及び該前駆膜に対するパターンニング処理（フォトリソグラフィ及びエッチング処理）を経て形成される。この場合、第一に、遮光膜 11aP の前駆膜形成及びこれに対するパターンニング処理を実施することにより、図 11(a) に示すように、形成済みの遮光膜 11aP には、例えば図に示すような内部応力 F₁ が作用する。この内部応力 F₁ は、該遮光膜 11aP の上に形成される下地絶縁膜 12、半導体層 201a 及びゲート絶縁膜 202 にも影響を及ぼす（例えば、図 11(a) 中の符号 F₂ 参照。）。ちなみに、このような内部応力 F₁ 及び F₂ は、遮光膜 11aP の材料として、上述のようにタンゲステンシリサイド等を選択すると、より大きくなると考えられる。そして、このような状況の下、第二に、同じく図 11(a) に示すように、ゲート電極膜 203a の前駆膜 203aZ が形成される。この前駆膜 203aZ は、図から明らかなように、前記の内部応力 F₂ をいわば押さえ込むような作用を有することになる。最後に第三に、図 11(b) に示すように、前駆膜 203aZ が所定の領域を除きエッチング処理等によって除去される（図中の破線参照）。すると、形成済みのゲート電極膜 203a の内部に、図に示すような内部応力 F₃ が作用するとともに、前記の内部応力 F₂ は、いわば開放されるような状態となる。そして、このように互いに相反するような内部応力 F₁ 及び F₂ と、内部応力 F₃ とが作用し、加えて、ゲート電極膜 203a の縁と遮光膜 11aP の縁とが平面視して同一直線上にのるように形成されている場合においては、前記の各応力 F₁、F₂ 及び F₃ が、前記の縁の部分に集中的に作用することになる。これにより、図 11(b)、或いは図 10 及び図 9 に示すようなクラック C_r が発生するおそれが極めて大きくなると考えられるのである。この際、前記の説明からも明らかなように、クラック C_r の発生するおそれが最も大きくなるのは、図 11(b)、或いは図 9 及び図 1

0に示すように、ゲート電極膜203aの縁と遮光膜11aPの縁とが同一直線上にのるように形成される場合であるが、両者が平面視して重なり合わないよう形成される場合であっても、程度の差こそあれ、同様な現象が生じることが考えられる（もっとも、両者が相当程度距離をおいて形成される場合には、前記の不具合は生じなくなると考えられるが、そうすると、遮光膜11aPによって半導体層201aを遮光することができなくなる。）。そして、このようなクラックCrが発生してしまうと、各図に示すようにゲート絶縁膜202や半導体層201aを破損させてしまうことから、悪い場合には、TFT200自体の破壊がもたらされることになる。

【0080】

しかるに、本実施形態においては、上述のような不具合を被らない。なぜなら、既に述べたように、ゲート電極膜203aと遮光膜11aPとは、平面視して相互に重なり合うように形成されているからである。この場合においては、図8に併せて示したように、図11に示したような内部応力F2の開放といった事態を、残存するゲート電極膜203aで押さえ込むことが可能であり、また、内部応力F1、F2及びF3の作用点を特定のポイントに集中させるという可能性も小さくなる。

【0081】

したがって、本実施形態においては、ゲート電極膜203a及び遮光膜11aP間に存在する下地絶縁膜12、或いはゲート絶縁膜202及び半導体層201aにクラックを生じさせるというおそれを極めて低減することができることにより、TFT200の正確な動作を期することができる。また、本実施形態においては特に、ゲート電極膜203aと遮光膜11aPとが重なり合う領域が図7に示すように比較的長い距離にわたっているから、前記の作用効果は、当該距離について享受することができる。

【0082】

なお、上記実施形態においては、周辺領域上に形成されるTFT200について設けられる遮光膜11aPと、該TFT200のゲート電極膜203aとの関係についてのみ言及したが、本発明は、このような形態に限定されない。例えば

、画像表示領域 10a 上に形成される TFT30、ないし該 TFT30 のゲート電極として機能する走査線 3a の部分と、下側遮光膜 11a との関係についても、前記と同様な考え方を当てはめることが可能である。

【0083】

(電子機器)

次に、以上詳細に説明した電気光学装置をライトバルブとして用いた電子機器の一例たる投射型カラー表示装置の実施形態について、その全体構成、特に光学的な構成について説明する。ここに、図 12 は、投射型カラー表示装置の図式的断面図である。

【0084】

図 12 において、本実施形態における投射型カラー表示装置の一例たる液晶プロジェクタ 1100 は、駆動回路が TFT アレイ基板上に搭載された液晶装置を含む液晶モジュールを 3 個用意し、それぞれ RGB 用のライトバルブ 100R、100G 及び 100B として用いたプロジェクタとして構成されている。液晶プロジェクタ 1100 では、メタルハライドランプ等の白色光源のランプユニット 1102 から投射光が発せられると、3 枚のミラー 1106 及び 2 枚のダイクロックミラー 1108 によって、RGB の三原色に対応する光成分 R、G 及び B に分けられ、各色に対応するライトバルブ 100R、100G 及び 100B にそれぞれ導かれる。この際特に、B 光は、長い光路による光損失を防ぐために、入射レンズ 1122、リレーレンズ 1123 及び出射レンズ 1124 からなるリレーレンズ系 1121 を介して導かれる。そして、ライトバルブ 100R、100G 及び 100B によりそれぞれ変調された三原色に対応する光成分は、ダイクロックプリズム 1112 により再度合成された後、投射レンズ 1114 を介してスクリーン 1120 にカラー画像として投射される。

【0085】

このような投射型カラー表示装置においては、ダイクロックプリズム 1112 を挟んで、ライトバルブ 100R 及び 100B が相互に対面し合うことになる。したがって、一方のライトバルブ 100R (又は 100B) を出射した光は、他方のライトバルブ 100B (又は 100R) に、本来投射光が入射すべき方向

とは反対側からより直接的に入射してくることになる。

【0086】

しかるに、本実施形態においては、上述したように、TFT200に対応するように遮光膜11aPが形成されていることから、前記のような、いわゆる「戻り光」は、TFT200に至る前に、遮光膜11aPによってその進行が遮られることになる。これにより、TFT200の半導体層201aにおいて光リーク電流が発生して、該TFT200の動作、ひいてはライトバルブ100R、100G及び100Bの動作を狂わす等という事態の発生は未然に防止することができる。また、本実施形態においては特に、遮光膜11aPは、図7及び図8等を参照して説明したように、ゲート電極膜202と重なり合うように形成されていることから、これら遮光膜11aP及びゲート電極膜202間の下地絶縁膜12、半導体層201a等にクラックを発生させることがなく、これによってもライトバルブ100R、100G及び100Bの動作を狂わすなどという事態の発生は未然に防止されることになる。

【0087】

本発明は、上述した実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨、あるいは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置及び電子機器もまた、本発明の技術的範囲に含まれるものである。

【図面の簡単な説明】

【図1】 本発明の実施形態に係る電気光学装置の平面図である。

【図2】 図1のH-H'断面図である。

【図3】 本発明の実施形態の電気光学装置における画像表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路を示す回路図である。

【図4】 本発明の実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。

【図5】 図4のA-A'断面図である。

【図 7】 周辺領域上の T F T 及びその下層に形成される遮光膜等を示す平面図である。

【図9】 図7に対する比較例である。

【図 10】 図 8 に対する比較例である（図 9 の X 2 - X 2 ' 断面図である。）。

【図 11】 図 9 及び図 10 に示すクラック C_rが発生するメカニズムを説明するための説明図である。

【図 12】 本発明の実施形態に係る投射型液晶装置の平面図である。

10...TF T基板、10a...画像表示領域

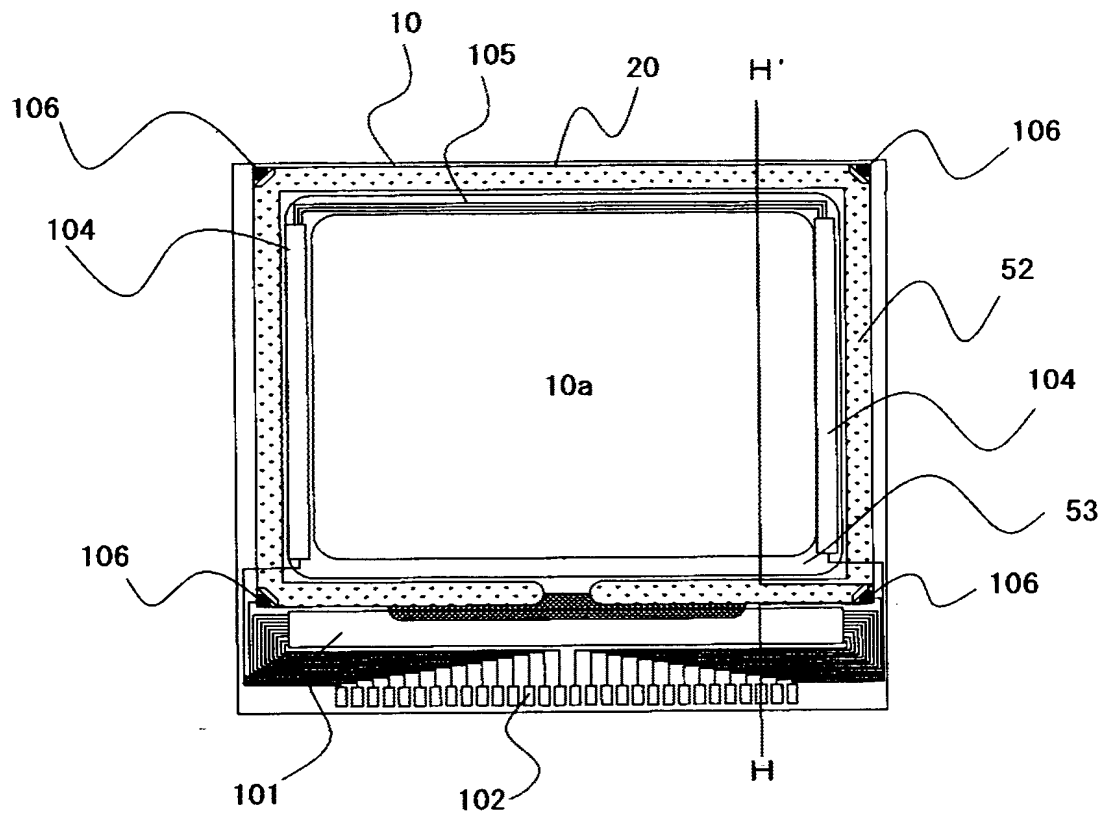
3 a…走査線、6 a…データ線、9 a…画素電極、3 0…TFT、1 1 a…下側遮光膜

200…(周辺領域上の)TF T、201a…半導体層、202…ゲート絶縁膜、203a…ゲート電極膜、11aP…遮光膜

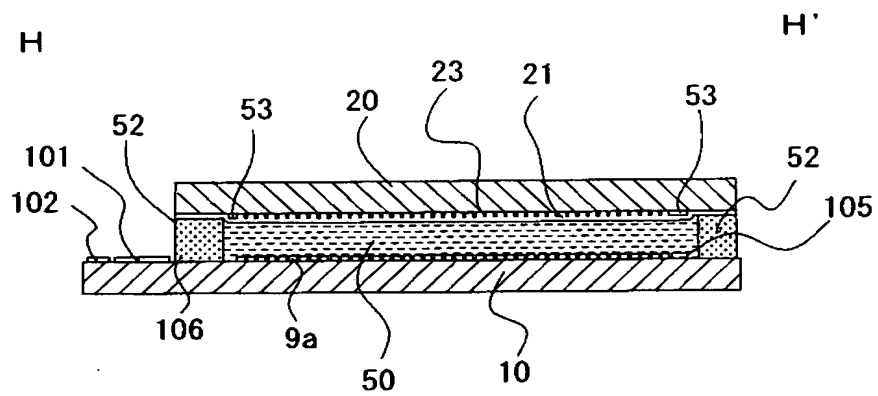
【書類名】

図面

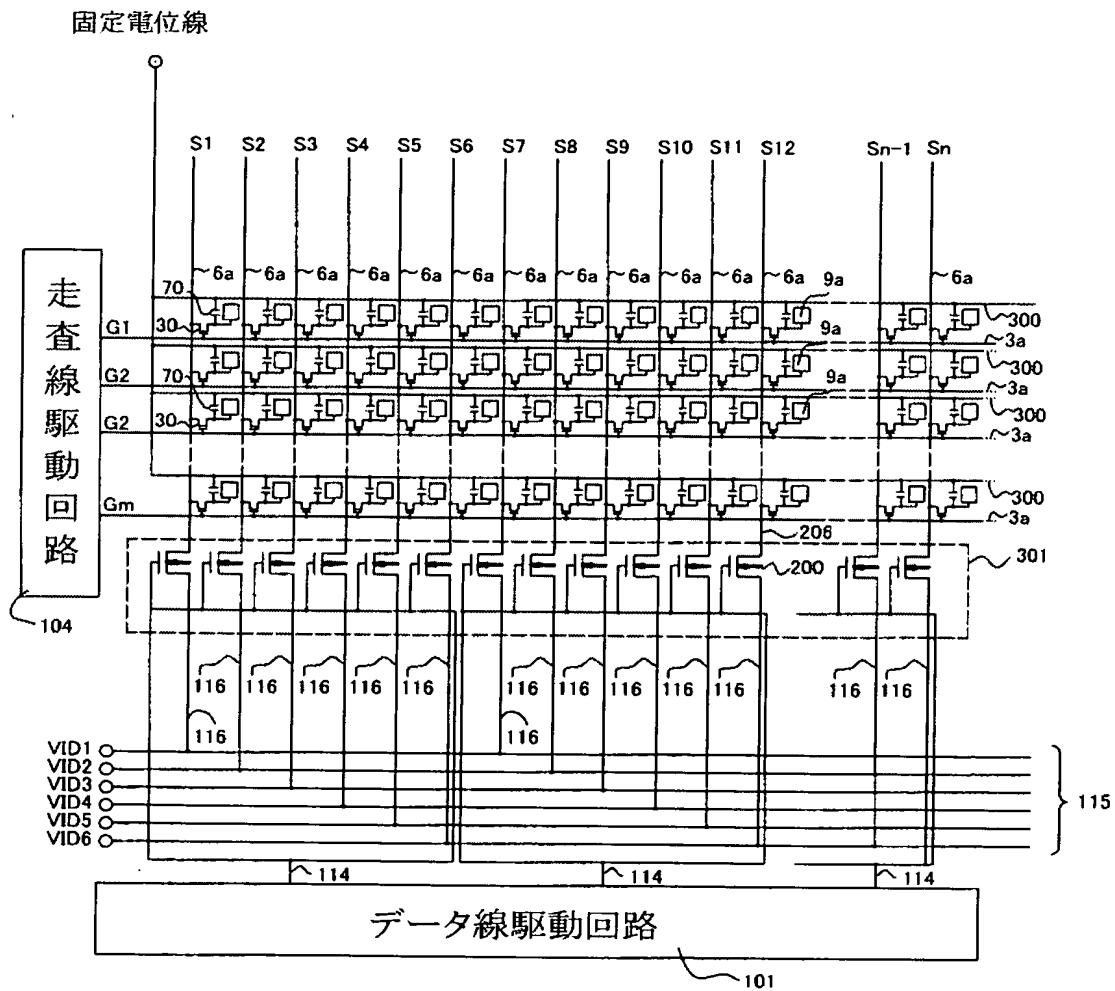
【図 1】



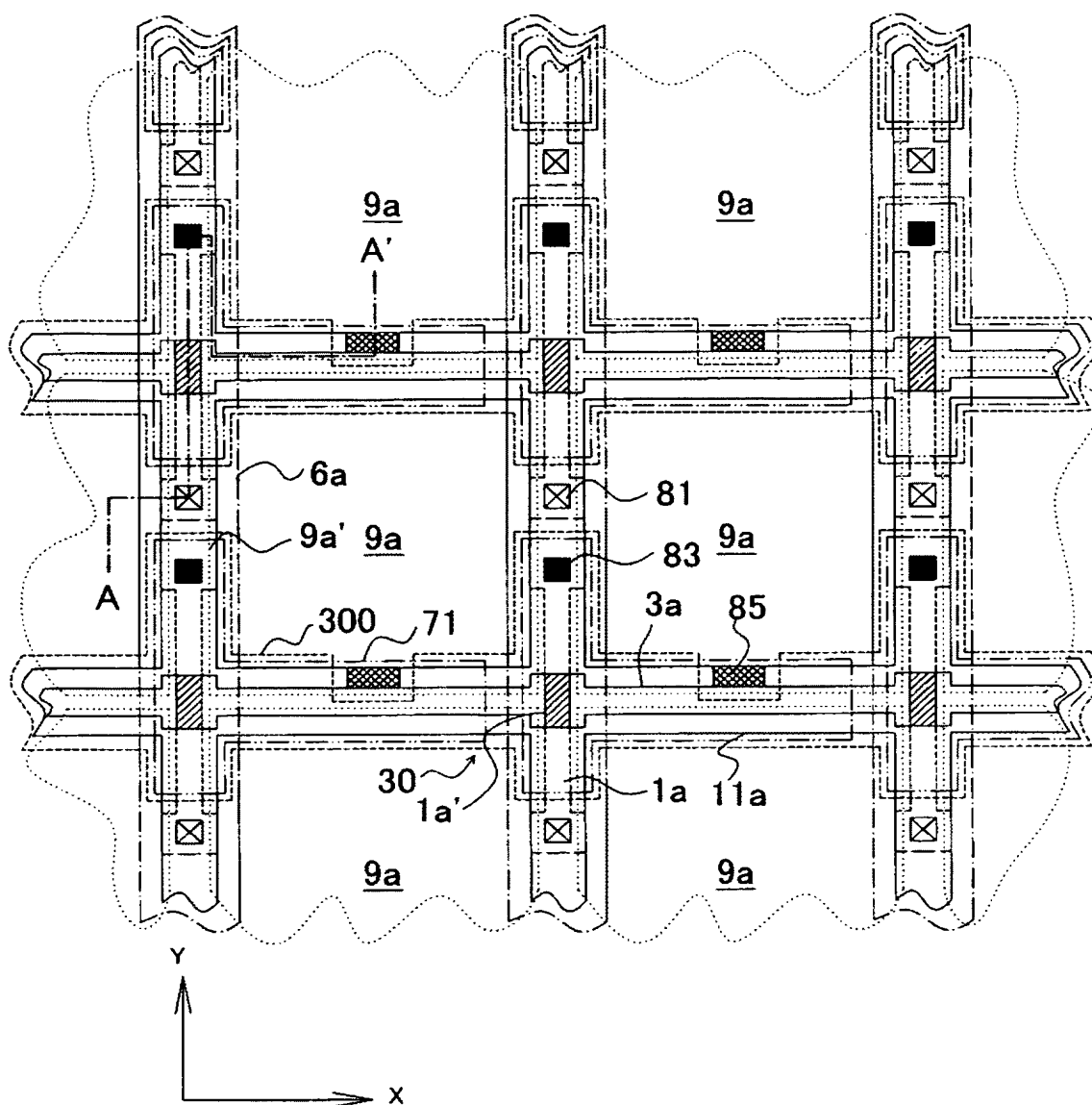
【図 2】



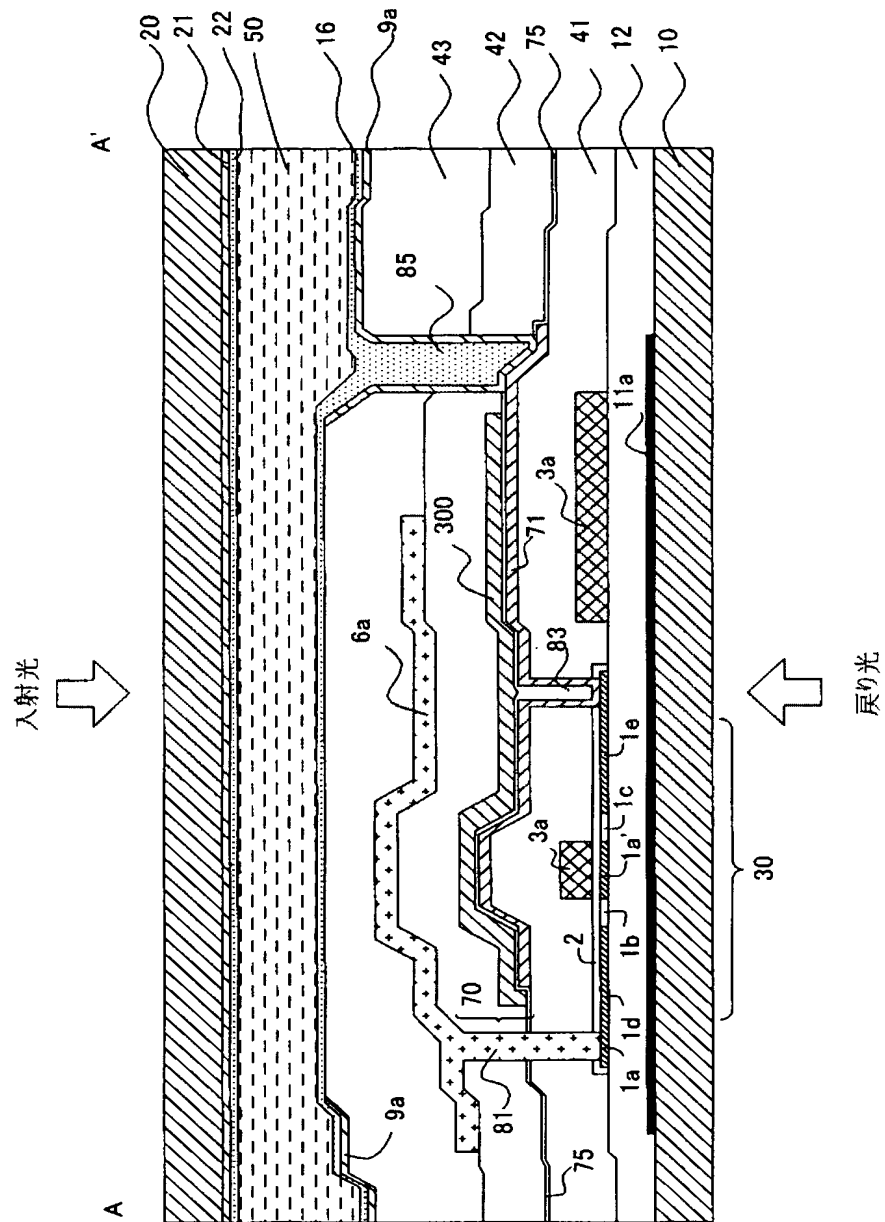
【図 3】



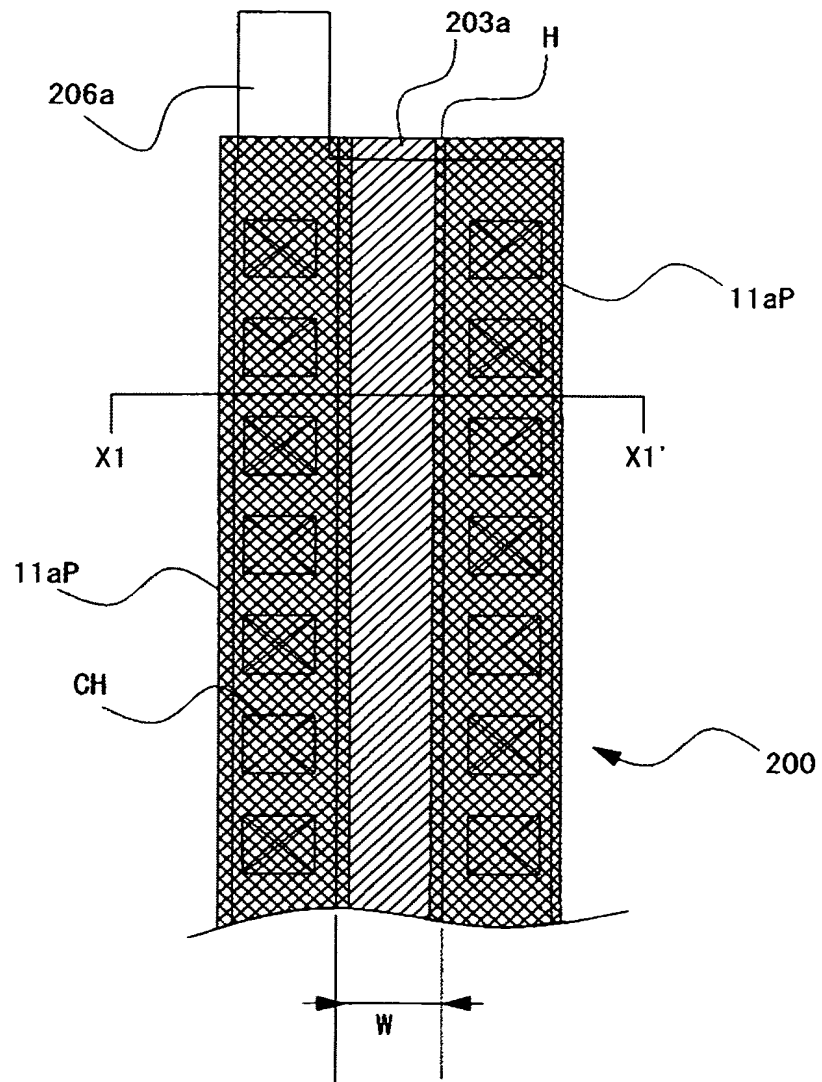
【図 4】



【図 5】



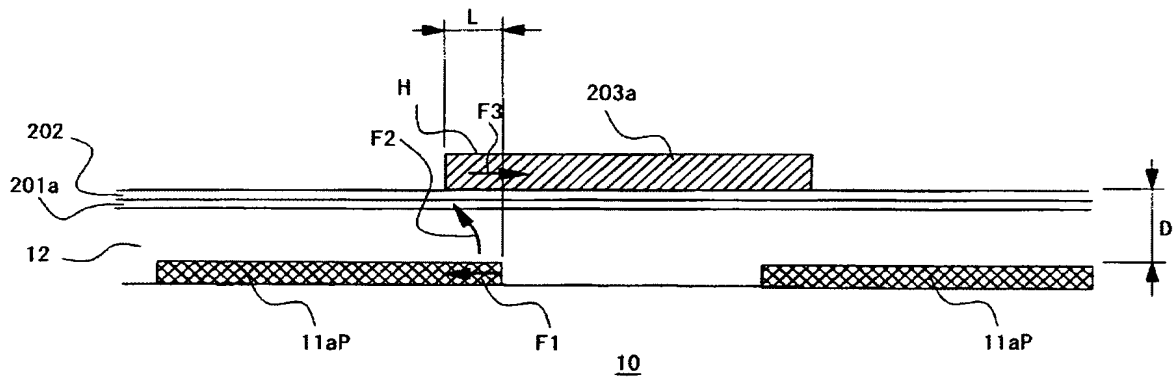
【図 7】



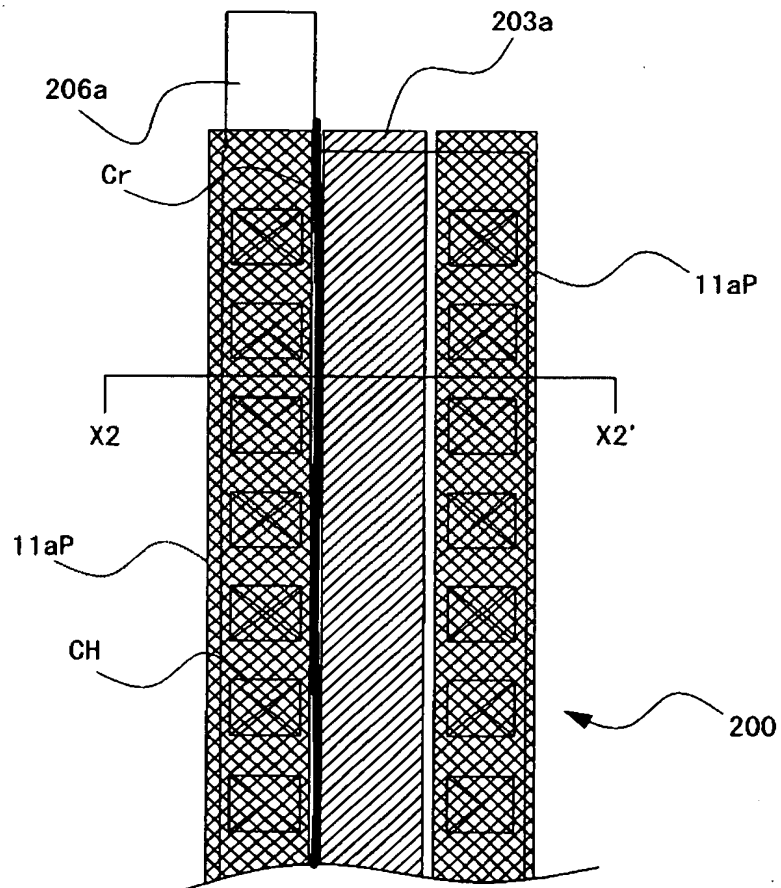
【図 8】

X1

X1'



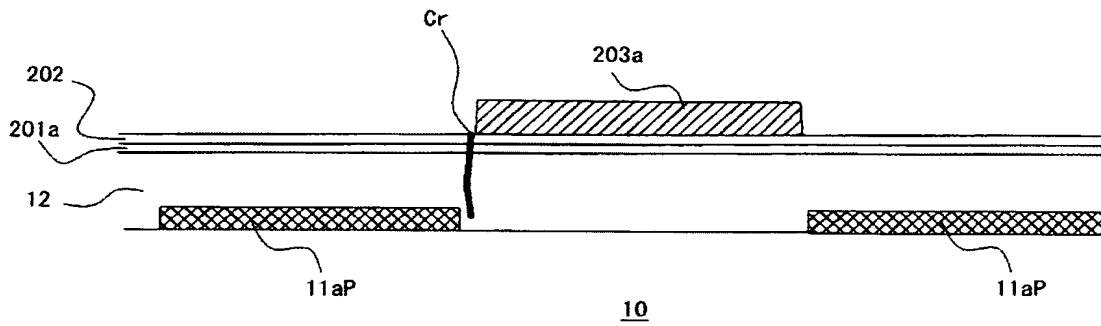
【図 9】



【図 10】

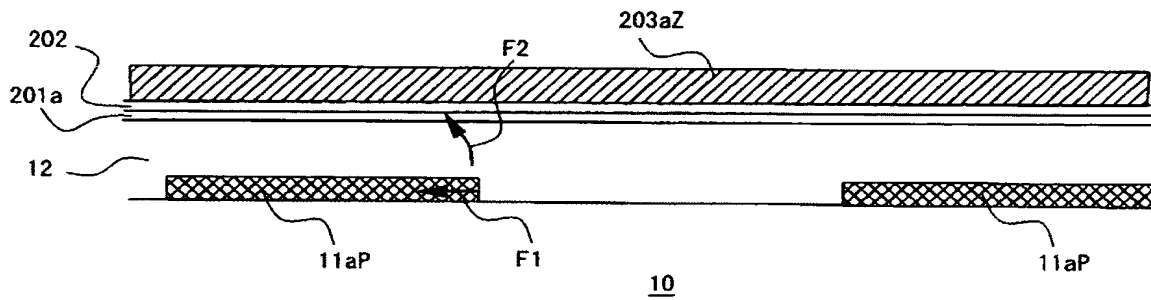
X2

X2'

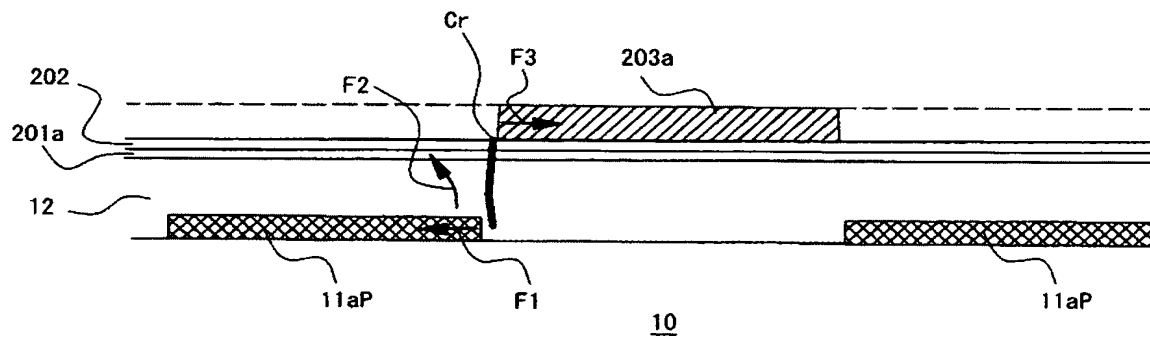


【図 11】

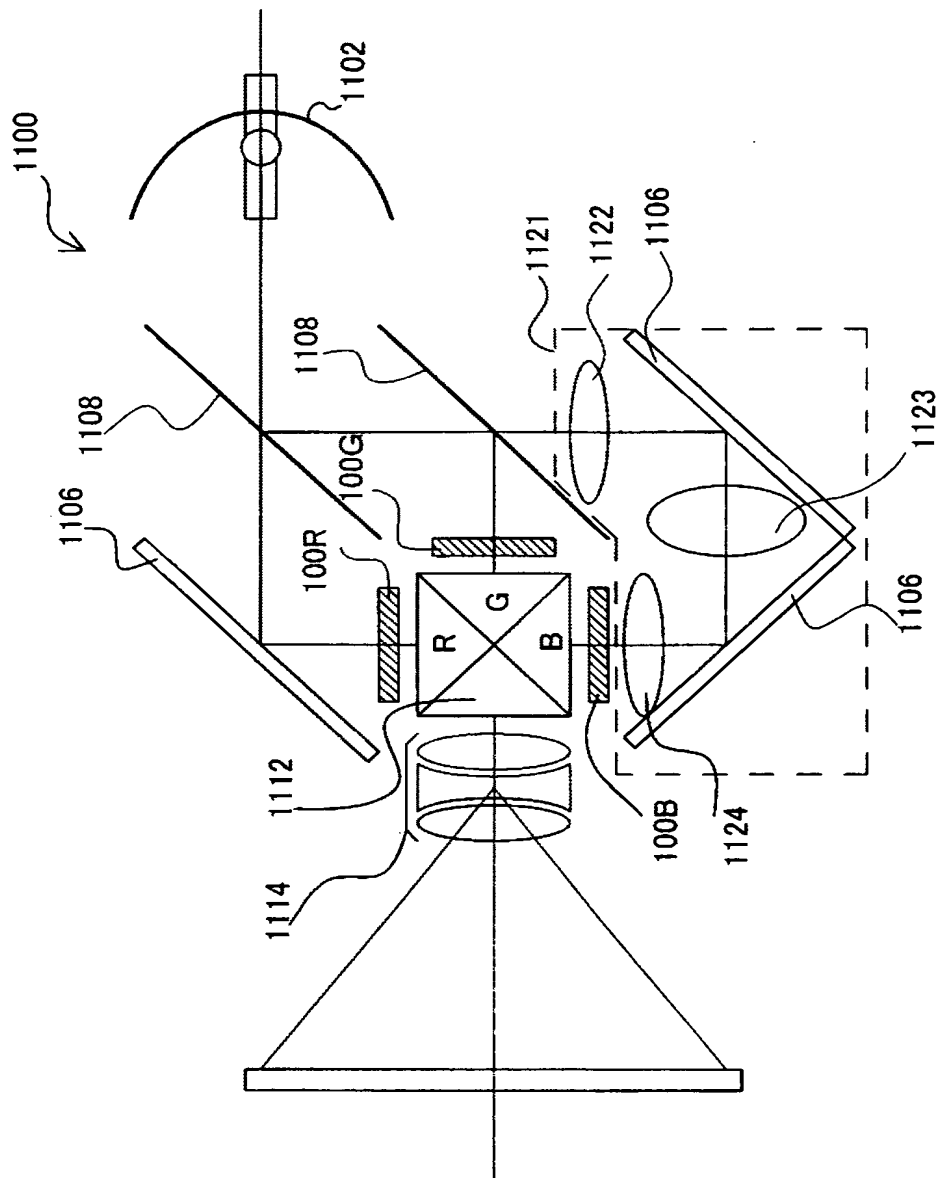
(a)



(b)



【図 12】



【書類名】 要約書

【要約】

【課題】 スイッチング素子及び遮光膜間における層間絶縁膜等にクラックを生じさせないことにより、当該スイッチング素子の破壊を未然に防止し、もって正確に動作し得る電気光学装置を提供する。

【解決手段】 T F T アレイ基板上に、データ線、走査線、スイッチング素子及び画素電極等を備えてなり、前記基板は、画素電極及びスイッチング素子の形成領域として規定される画像表示領域と、該画像表示領域の周囲を規定する周辺領域とを有し、前記周辺領域には、データ線に対する画像信号の供給の有無及び走査線に対する走査信号の供給の有無の少なくとも一方を決定するための T F T (2 0 0) と、該 T F T と層間絶縁膜 (1 2) を介して形成された遮光膜 (1 1 a P) とを備えてなり、前記遮光膜は、平面視して、前記 T F T の少なくとも一部と重なり合っている。

【選択図】 図 1 0

特願 2 0 0 3 - 0 3 0 9 9 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1. 変 更 年 月 日

1 9 9 0 年 8 月 2 0 日

[変 更 理 由]

新 規 登 録

住 所

東 京 都 新 宿 区 西 新 宿 2 丁 目 4 番 1 号

氏 名

セ イ コ ー エ プ ソ ン 株 式 会 社